

PCT/JP03/15949

12.12.03

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2002年12月13日

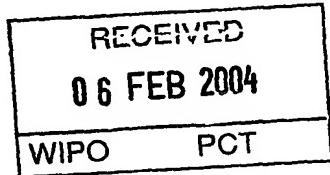
出願番号
Application Number:

特願2002-363130

[ST. 10/C]: [JP2002-363130]

出願人
Applicant(s):

キヤノン株式会社

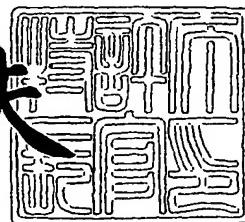


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 1月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 226576
【提出日】 平成14年12月13日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 21/203
H01R 4/00
【発明の名称】 柱状構造体、柱状構造体を有する電極、及びこれらの作
製方法
【請求項の数】 24
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内
【氏名】 宮田 浩克
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内
【氏名】 小川 美紀
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内
【氏名】 栗山 朗
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内
【氏名】 福谷 和彦
【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内
【氏名】 大倉 央

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

【氏名】 オットー・アルブレヒト

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穂平

【電話番号】 03-3431-1831

【選任した代理人】

【識別番号】 100122921

【弁理士】

【氏名又は名称】 志村 博

【電話番号】 03-3431-1831

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0213163

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 柱状構造体、柱状構造体を有する電極、及びこれらの作製方法

【特許請求の範囲】

【請求項 1】 柱状の孔を有する多孔体の該孔内に充填材料を導入して得られる柱状構造体であって、

前記多孔体は、第一の成分を含み構成される柱状物質が、第一の成分と共に晶を形成し得る第二の成分を含み構成されるマトリクス部材中に分散している構造体から、該柱状物質を除去して前記柱状の孔が形成されたものである柱状構造体。

【請求項 2】 前記構造体が、薄膜状である請求項 1 に記載の柱状構造体。

【請求項 3】 前記多孔体に化学的処理を施した後、前記孔内に前記材料を導入して得られる請求項 1 あるいは 2 に記載の柱状構造体。

【請求項 4】 前記化学的処理が酸化処理である請求項 3 に記載の柱状構造体。

【請求項 5】 前記柱状物質がアルミニウムであり、前記マトリクス部材がシリコンであって、且つ前記構造体におけるシリコンの割合が 20 at % 以上 70 at % 以下の範囲にある請求項 1 ~ 4 のいずれか 1 項に記載の柱状構造体。

【請求項 6】 前記柱状物質がアルミニウムであり、前記マトリクス部材がゲルマニウムであって、且つ前記構造体におけるゲルマニウムの割合が 20 at % 以上 70 at % 以下の範囲にある請求項 1 ~ 4 のいずれか 1 項に記載の柱状構造体。

【請求項 7】 前記多孔体の主成分がシリコンである請求項 1 ~ 4 のいずれか 1 項に記載の柱状構造体。

【請求項 8】 前記多孔体の主成分がゲルマニウムである請求項 1 ~ 4 のいずれか 1 項に記載の柱状構造体。

【請求項 9】 前記柱状構造体の充填材料領域の直径が 0.5 nm 以上 1.5 nm 以下である、請求項 1 ~ 8 のいずれか 1 項に記載の柱状構造体。

【請求項 10】 前記柱状構造体の充填材料領域の間隔が 5 nm 以上 20 nm 以下である、請求項 1 ~ 9 のいずれか 1 項に記載の柱状構造体。

【請求項11】 前記柱状物質は結晶性物質であり、前記マトリクス部材は非晶質物質である、請求項1～10のいずれか1項に記載の柱状構造体。

【請求項12】 前記多孔体の孔内に導入される充填材料が、金属あるいは半導体である、請求項1～11のいずれか1項に記載の柱状構造体。

【請求項13】 請求項1～12のいずれか1項に記載の柱状構造体のマトリクス部材が除去されている柱状構造体。

【請求項14】 請求項13に記載の柱状構造体を有する電極であって、前記充填材料は導電性材料であり、複数の孔の少なくとも一部の孔内の該導電性材料は導電体と電気的に接続されている電極。

【請求項15】 第一の成分を含み構成される柱状物質が、第一の成分と共に晶を形成し得る第二の成分を含み構成されるマトリクス部材中に分散している構造体を用意する工程、該柱状物質を除去する除去工程、及び該除去工程により得られる柱状の空孔を有する多孔体の該空孔内に充填材料を導入する導入工程を有することを特徴とする柱状構造体の作製方法。

【請求項16】 前記除去工程後、前記多孔体に化学的処理を施す工程を有する請求項15に記載の柱状構造体の作製方法。

【請求項17】 前記化学的処理とは、酸化処理である、請求項16に記載の柱状構造体の作製方法。

【請求項18】 前記除去工程が、エッチングである請求項15～17のいずれか1項に記載の柱状構造体の作製方法。

【請求項19】 前記導入工程が、電着である請求項15～18のいずれか1項に記載の柱状構造体の作製方法。

【請求項20】 前記導入工程が、無電解析出である請求項15～18のいずれか1項に記載の柱状構造体の作製方法。

【請求項21】 前記導入工程は、前記空孔の底部に触媒を形成した後に、触媒反応によって行う工程である請求項15～18のいずれか1項に記載の柱状構造体の作製方法。

【請求項22】 前記導入工程後、前記マトリクス部材を除去する工程を有する請求項15～21のいずれか1項に記載の柱状構造体の作製方法。

【請求項23】 請求項22に記載の作製方法により作製された柱状構造体を有する電極の作製方法であって、

前記構造体を用意する工程において、前記構造体は、表面の少なくとも一部分が導電性面である基板上に形成し、

前記充填材料は導電性材料である、柱状構造体を有する電極の作製方法。

【請求項24】 請求項22に記載の作製方法により作製された柱状構造体を有する電極の作製方法であって、

前記導入工程と前記除去工程との間に、前記充填材料を導入した前記多孔体を表面の少なくとも一部分が導電性面である基板上に設置する工程を有し、

前記充填材料は導電性材料である、柱状構造体を有する電極の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、柱状構造体、この柱状構造体を有する電極及びこれらの作製方法に係わり、特に半導体デバイスや電極等に応用可能な、微細な柱状の形態を有する構造体、この構造体を有する電極及びこれらの作製方法に関し、より詳しくは、自己組織的に形成される微細な空孔を有する多孔質材料を利用した、微細な柱状の形態を有する構造体、電極及びこれらの作製方法に関し、さらに詳しくは、共晶系材料において自己組織的に形成されるナノ構造体から作製される微細な空孔を有する多孔質材料を利用した、微細な柱状の形態を有する構造体、電極及びこれらの作製方法に関するものである。

【0002】

【従来の技術】

半導体加工技術の進歩は目覚しく、100 nm精度の加工技術の実用化は目前に迫っている。半導体素子の小型化に伴い、スイッチング速度は増大する一方消費電力は低下するために、半導体素子の小型化は高性能LSI作製には必須である。これまで、半導体素子の集積度は、年とともに直線的に増大してきたが、もはや加工精度が従来のフォトリソグラフィーの限界に達するのは時間の問題であり、それに代わる新しいプロセスの開発が急務となっている。

【0003】

従来のフォトリソグラフィーの限界を超える加工プロセスとして、材料の持つ性質等を利用して自発的に微細な構造を作製させる、所謂自己組織化に基づくプロセスが注目を集めている。自己組織化適に形成される微細な構造は、層状、織維状、柱状、球状、多孔質等、多岐に渡っており、それぞれに対して有望な応用が提案されている。その中でも、特に、基板上に形成される多孔質の薄膜、及び柱状の構造体は、産業上の利用分野が広く、最も有望視されているものである。

【0004】

多孔質の薄膜として現在最も注目されているもののひとつに、アルミニウムを陽極酸化して形成されるアルミナナノホールがある。これは、アルミニウムの薄膜をある条件のもとで陽極酸化することで、電界の集中が原因となって微細な空孔が表面に対して垂直に形成されるというものである。この技術に関しては、例えば非特許文献1に記載されている。

【0005】

またもうひとつの注目されている材料として、界面活性剤の集合体を鋳型にして、ゾルーゲル法等の方法で作製されるメソポーラス材料の薄膜がある。これらは、ディップコート等の簡単な方法で、規則的な細孔構造を有する材料を作製するもので、基板に対して平行に配列した細孔が形成される。この技術に関しては、例えば、非特許文献2に包括的記載がなされている。

【0006】

一方、柱状構造体に関しても、多くの材料が検討されている。柱状構造体の作製方法は、2つの方法に大別される。ひとつは、直接基板上に柱状構造を有する構造体を作製する方法（第1の方法）で、もうひとつは、微細な細孔を有する多孔体の孔の中に目的の材料を形成した後多孔体を除去する方法（第2の方法）である。

【0007】

最初に前記第1の方法について説明する。直接基板上に柱状構造体を形成する方法には、液層中から析出させる方法と、気相中から成長させる方法とがある。液相中から成長させる方法では、 ZnO や TiO_2 等の柱状構造体が形成されて

いるが、アスペクト比はさほど高いものではない。気相中から成長させる方法は、より一般的に用いられる方法で、原料となる材料を直接蒸着させる方法、Vapo-Liquid-Solid メカニズムにより触媒反応により成長させる方法、化学気相蒸着法 (Chemical Vapor Deposition; CVD) による方法等があり、例えば金などの触媒を用いて基板上に酸化亜鉛針状結晶を成長させた、特許文献 1 などが報告されている。これらの方法を用いて、金属、半導体等の柱状構造体が基板上に高いアスペクト比で得られている。

【0008】

次に前記第 2 の方法について説明する。この方法で使用される多孔体としては、細孔に枝分かれのない直線的な形状のものが好ましい。例示すると、前述のアルミナナノホールや、メソポーラス材料が使用可能である。アルミナナノホールでは、例えば、ナノホール膜の下地の基板に導電性の材料を用いることによって、電着のような方法で、細孔中に目的の材料を導入し、最終的にアルミナを除去することによって柱状構造体を作製する。電着のような方法を用いると、途中から組成の異なる柱状構造体を作製することも可能である。アルミナナノホールへの材料の導入に関しては、例えば非特許文献 3 に詳細が記載されている。メソポーラス材料の場合には、目的の材料の前駆体を吸着した後化学処理によって目的の組成にする方法や、CVD 法等によって柱状構造を形成可能である。メソポーラス材料を用いた場合には、柱状構造の長手方向は基板に平行になり、柱と柱の間は、極微小なワイヤで接合されることになる。メソポーラス材料を用いた柱状構造体の作製に関しては、例えば、非特許文献 4 に白金に関する記載がなされている。

【0009】

(電極に関する従来の技術)

溶液中に溶解している分子、イオン等の検出方法として、電極電子移動に伴う電流値の測定を行う電気化学的測定方法が利用されており、現在様々な分野で応用されている。

【0010】

特に、微量検出等の測定は、見た目の一定面積においてより高精度且つ高感度

な電流応答を得ることが重要であり、その目的を達成するための電極の表面積拡大且つ構造体の規則化が注目されている。

【0011】

近年、フォトリソグラフ技術を応用して柱状構造体を有する電極作製方法が提案されている。この方法ではレジストが基板に塗布され、電極パターンを有するフォトマスクが重ねられ、露光、現像された後、金属薄膜が蒸着法などにより形成され、レジストが剥離されて、基板上に微小電極が得られるリフトオフ法や、絶縁性基板上に金属薄膜が作製された後、レジストが塗布、露光、現像と順次行い、更に残留のレジストがマスクにされ露光部分の金属薄膜がエッチングされて、電極パターンが得られるエッチング法が知られている。この方法では、任意の形状、一定の電極間距離を有する微小電極が、多数、再現性よく、基板上に作製され得る。

【0012】

しかし、現在のフォトリソグラフィー技術は100nm程度の精度が限界のため、その限界を超える加工プロセスとして、材料の持つ性質等を利用して自発的に微細な構造を作製させる、所謂自己組織化に基づくプロセスが注目を集めている。その自己組織化を用いて100nm以下の柱状構造を具備した電極を作製する方法は、2つの方法に大別される。ひとつは、直接基板上に柱状構造を有する構造体を作製する前述した第1の方法で、もうひとつは、微細な細孔を有する多孔体の孔の中に目的の材料を形成した後、多孔体を除去する前述した第2の方法である。既に説明した第2の方法を用いて、高精度且つ高感度検出のための柱状構造体を有する電極として作製する報告例について更に説明すると、例えばアルミナナノホールを鋳型としてNiを電解析出させた非特許文献5や、アルミナナノホールをマスクとして金属を析出させ、その金属を触媒とし柱状体を成長させ電極とした特許文献2などが報告されている。

【0013】

【特許文献1】

特開2001-206800号

【特許文献2】

特開2000-1392号

【非特許文献1】

応用物理、第69巻第5号558-562ページ

【非特許文献2】

Angewandte Chemie 誌International Edition の第38巻、56-77ページ

【非特許文献3】

Journal of Materials Chemistry 誌 第12巻1231-38ページ

【非特許文献4】

Angewandte Chemie 誌International Edition の第39巻、3107-10ページ

【非特許文献5】

Bull. Chem. Soc. Jpn., 66, 305(1993)

【0014】

【発明が解決しようとする課題】

しかし、上記の、柱状構造体の製法には、それぞれに関して以下に述べるような問題点があった。

【0015】

先ず、液相から直接柱状構造体を形成する方法においては、適用される材料が限定される。例えば、電着を用いた場合、金属など広い範囲の材料に関して、形成される形態は主に連続的な膜状である。また、柱状構造のものが形成できる場合でも、その方向を完全に基板に垂直に配向させることは困難であり、1本の柱状構造体の中でも根元と先端とで径が変化してしまうことが多かった。気相から直接柱状構造体を形成する場合には、多くの場合高温のプロセスが必要になるため、目的の柱状構造体の形成温度に耐え得るような基板しか適用することができない。また、触媒反応を利用する場合には、基板の表面に貴金属等の特定の材料を形成しなければならず、構造体の構成、作製のコストが問題になる。また、この場合も、1本の柱状構造体の中での径が根元と先端とで変化してしまうことが多かった。一方で、アルミナナノホールに材料を導入して柱状構造体を作製する方法においては、アルミナナノホールの細孔径を10nm以下にすることは実際にはほぼ不可能であるために、形成可能な柱状構造体の径を10nm以下に制御

することは難しく、さらに小さい径の柱状構造体を作製する手法が望まれていた。材料がバルクの性質から開放されて、量子サイズ効果等の特異的な性質を発現するのは多くの場合10nm未満の大きさになった場合であるため、10nm未満の径の柱状構造体の作製は大きな課題であった。

【0016】

さらにメソポーラス材料に材料を導入して柱状構造を作製する方法においては、細孔径に関しては十分に小さいものの、細孔の方向が基板と平行であるために、材料の細孔内導入に関して電着のような簡便、かつ確実性の高いプロセスを適用することは困難であった。

【0017】

本発明は上記問題点に鑑みなされたもので、基板に対して垂直で、かつ長さ方向での太さの変化が殆んど無い、微細な、例えば径が10nm未満の柱状構造体、及びその柱状構造体を、簡単な方法で作製できる、広い範囲の材料に適用可能な作製方法を提供することを目的とするものである。

【0018】

また本発明は、基板に対して垂直で、かつ長さ方向での太さの変化が殆んど無い、微細な、例えば径が10nm未満の柱状構造体を導電性材料上に具備した柱状構造体を有する高感度、高精度な電流値の測定が可能な電極、及びその電極を、簡単な方法で作製する方法を提供することを目的とするものである。

【0019】

【課題を解決するための手段】

本願の第1の発明の柱状構造体は、柱状の孔を有する多孔体の該孔内に充填材料を導入して得られる柱状構造体であって、前記多孔体は、第一の成分を含み構成される柱状物質が、第一の成分と共に形成し得る第二の成分を含み構成されるマトリクス部材中に分散している構造体から、該柱状物質を除去して前記柱状の孔が形成されたものである柱状構造体である。

【0020】

また本願の第2の発明の柱状構造体は、上記第1の発明の柱状構造体のマトリクス部材が除去されている柱状構造体である。

【0021】

本発明において、前記構造体は、薄膜状であることが好ましい。

【0022】

また、本発明において、前記多孔体に化学的処理を施した後、前記孔内に前記材料を導入して得られる柱状構造体である。特に、前記化学的処理が酸化処理であることが好ましい。

【0023】

また本発明において、前記柱状物質がアルミニウムであり、前記マトリクス部材がシリコンであって、且つ前記構造体におけるシリコンの割合が20atmīc%以上70atmīc%以下の範囲にあることが好ましい。さらに、本発明において、前記柱状物質がアルミニウムであり、前記マトリクス部材がゲルマニウムであって、且つ前記構造体におけるゲルマニウムの割合が20atmīc%以上70atmīc%以下の範囲にあることが好ましい。

【0024】

また本発明において、前記多孔体の主成分がシリコン又はゲルマニウムであることが好ましい。

【0025】

また本発明において、前記柱状構造体の充填材料領域の直径が0.5nm以上15nm以下であることが好ましい。さらに、本発明において、前記柱状構造体の充填材料領域の間隔が5nm以上20nm以下であることが好ましい。

【0026】

また本発明において、前記柱状物質は結晶性物質であり、前記マトリクス部材は非晶質物質であることが好ましい。

【0027】

また本発明において、前記多孔体の孔内に導入される充填材料が、金属あるいは半導体であることが好ましい。

【0028】

本願の第3の発明の電極は、本発明の第2の発明の柱状構造体を有する電極であって、前記充填材料は導電性材料であり、複数の孔の少なくとも一部の孔内の

該導電性材料は導電体と電気的に接続されている電極である。

【0029】

本願の第4の発明の柱状構造体の作製方法は、第一の成分を含み構成される柱状物質が、第一の成分と共に晶を形成し得る第二の成分を含み構成されるマトリクス部材中に分散している構造体を用意する工程、該柱状物質を除去する除去工程、及び該除去工程により得られる柱状の空孔を有する多孔体の該空孔内に充填材料を導入する導入工程を有することを特徴とする柱状構造体の作製方法である。

【0030】

本願の第5の発明の柱状構造体の作製方法は、前記導入工程後、前記マトリクス部材を除去する工程を有する柱状構造体の作製方法である。

【0031】

本発明において、前記除去工程後、前記多孔体に化学的処理を施す工程を有することが好ましい。この化学的処理は酸化処理であることが好ましい。

【0032】

また本発明において、前記除去工程が、エッティングであることが好ましい。

【0033】

また本発明において、前記導入工程が、電着であることが好ましい。

【0034】

また本発明において、前記導入工程が、無電解析出であることが好ましい。

【0035】

また本発明において、前記導入工程は、前記空孔の底部に触媒を形成した後に、触媒反応によって行う工程であることが好ましい。

【0036】

本願の第6の発明の柱状構造体を有する電極の作製方法は、本願の第5の発明の作製方法により作製された柱状構造体を有する電極の作製方法であって、前記構造体を用意する工程において、前記構造体は、表面の少なくとも一部分が導電性面である基板上に形成し、前記充填材料は導電性材料である、柱状構造体を有する電極の作製方法である。

【0037】

本願の第7の発明の柱状構造体を有する電極の作製方法は、本願の第5の発明の作製方法により作製された柱状構造体を有する電極の作製方法であって、前記導入工程と前記除去工程との間に、前記充填材料を導入した前記多孔体を表面の少なくとも一部分が導電性面である基板上に設置する工程を有し、前記充填材料は導電性材料である、柱状構造体を有する電極の作製方法である。

【0038】

【発明の実施の形態】

以下、本発明の実施形態を図面を用いて説明する。

【0039】

[柱状構造体についての実施形態]

基板上に、例えばスパッタリング等の方法で、互いに共晶系にある複数の物質の膜を形成した場合、各々の成分は、膜中において混合することなく独立に存在する。そして、特定の材料系について、成膜条件と物質の組成が最適化された場合、ある成分が微細な径の柱状の形態となって、他成分のマトリックス部材中に分散して存在した構造が形成される。この構造は、本発明者らによって発見された新規な構造体であり、柱状物質は、基板界面から膜表面まで貫通して存在する。形成される柱状物質の1本の柱の径は、0.5 nmから15 nmの範囲である。また、柱状物質の間隔は5 nmから20 nmの範囲にある。

【0040】

具体例を用いて説明すると、スパッタリングでアルミニウムとシリコンの混合膜を基板上に作製した場合、条件が最適化されると、非晶質なシリコンのマトリックス部材中に結晶性の柱状アルミニウムが形成される。アルミニウムは、膜中において、基板界面から膜表面に至るまで、単一の柱として存在していることが走査型電子顕微鏡の観察によって示されている。同様の構造は、スパッタリングで作製したアルミニウムとゲルマニウムの混合膜に関しても、形成が確認されている。膜厚は、スパッタリング時間を調整することで制御することが可能であり、スパッタリングを中断しない限り、膜厚を厚くしても柱状構造が途切れるこはない。

【0041】

本実施形態は、上記の柱状物質を含む膜から柱状物質を除去し、その空孔に目的の材料を導入することによって所望の組成の柱状構造体を作製し得たものである。

【0042】

本実施形態の柱状構造体は、例えば図1に模式的に示すような構造を有するものである。基板11上に、基板に対してほぼ垂直に、柱状体15が形成され柱状構造体を構成する。本実施形態において、柱状構造体は、図1に示したように柱状体15の周囲を他の物質に取り囲まれていないものでも、図2に示すように柱状体15が他の物質から成る部材13に周囲を取り囲まれた状態で存在していても良い。

【0043】

基板11は、基本的に材質や厚さを限定されるものではなく、ガラス、金属、セラミックス、半導体、有機物等種々のものが使用可能である。基板上に形成される柱状構造体15は、金属、或いは半導体等の材質からなる。

【0044】

以下に、この柱状構造体の作製方法に関して、図3(a)～(d)の断面図及び平面図を用いて説明する。なお、工程Aから工程Dは図3(a)～(d)に対応している。

(工程A)

互いに共晶径を形成する材料を適当な比率で含むターゲットを用いて、スパッタリング法を用いて、柱状形態の第一の成分12が第二の成分から成る部材(マトリクス部材)13中に分散されている構造の薄膜を、基板11上に作製する。ここで、第二の成分は第一の成分と共晶を形成するものを選択する。この場合、使用するターゲットは、2つの成分の混合体である必要はなく、一方の物質の上にもう一方の物質が置かれているようなものでも良く、また、2つの物質が所望の面積比を与えるように貼りあわせられているような構成のものでも良い。

【0045】

例示すると、アルミニウムターゲット上にシリコンウェハーを適当な量置いた状態でスパッタリングを行うことで上記構造の膜を基板上に作製することができ

る。

【0046】

膜形成は、スパッタリングを例にとって説明するが、同様の構造が形成できる成膜法であれば、本実施形態に適用することができる。

(工程B)

工程Aによって作製した構造体から、柱状物質を除去して、多孔質薄膜を形成する。柱状物質の選択除去には、ウェットエッチングが好ましく用いられる。例えば、非晶質なシリコンの部材中に形成された結晶性の柱状アルミニウムの場合には、リン酸や硫酸でエッチングすることによって、シリコンの形状を変化させることなく、アルミニウムのみを除去し空孔14を形成することが可能である。

(工程C)

工程Bによって作製した、多孔質薄膜の細孔内に目的の材料を導入する。導電性の表面を有する基板を用いた場合には、電着プロセスによって、金属等を簡単に導入することができる。また、電着プロセス等で、空孔の底に触媒となる物質を形成し、その触媒の作用によって目的の材料を形成しても良い。また、空孔底部の触媒は、工程Aの前に基板表面に蒸着等の方法によって形成しておいても良い。ここで、柱状体を形成している目的の材料は、単一の物質でなくても良く、例えば1本の柱状体中に、組成の異なる複数の材料が含まれていても良い。

【0047】

工程C以降のプロセスを行う前に、その後のプロセスを簡便に行うため、工程Bで形成された多孔質薄膜に対して化学処理を施し、多孔体の性質を変化させる工程を行うこともある。この場合の化学処理とは、具体的には酸化処理等を示す。

【0048】

この工程Cによって、図2に示したような、最初の膜において柱状物質を取り囲んでいた部材中に、目的の材料で構成される柱状体15と部材13とからなる柱状構造体が形成される。

(工程D)

この工程は、柱状構造体の部材（マトリクス部材）13を除去する工程である

。本工程は図1の柱状構造体を得るために行うものである。この工程では、部材成分のみを選択的に除去し、周りを何も取り囲まれていない柱状体15が基板11上に配列した構造が形成される。選択的に部材成分を除去する方法としては、例えばエッチング等のプロセスを適用することが可能である。例えば、シリコンが最初の部材材料であり、工程Cにおいて酸化ケイ素に変化した場合には、希フッ酸によるエッチングが良好に適用可能である。

【0049】

以上の工程によって、図1又は図2に示した構造の柱状構造体を作製することができる。

【0050】

次に、上述した、ある成分が微細な径の柱状の形態となって、他成分のマトリックス部材中に分散して存在した構造体について更に詳細に説明する。

【0051】

まず上記構造体に関する実験について説明する。

(実験例：第1の材料A1、第2の材料S1)

シリコンに周囲を囲まれたアルミニウム構造体部分が円柱状構造であり、その径 $2r$ が 3 nm であり、間隔 $2R$ が 7 nm 、長さ L が 200 nm であるアルミニウム細線について示す。

【0052】

まず、アルミニウム細線の作製方法を説明する。

【0053】

ガラス基板上に、RFマグнетロンスパッタリング法を用いて、シリコンをアルミニウムとシリコンの全量に対して 55 atomic \% 含んだアルミニウムシリコン混合膜を約 200 nm 形成する。ターゲットには、4インチのアルミニウムターゲット上に 15 mm 角のシリコンチップ13を8枚おいたものを用いた。スパッタ条件は、RF電源を用いて、Ar流量： 50 sccm 、放電圧力： 0.7 Pa 、投入電力： 1 kW とした。また、基板温度は室温とした。

【0054】

なお、ここではターゲットとして、アルミニウムターゲット上にシリコンチップ

プを8枚置いたものを用いたが、シリコンチップの枚数はこれに限定されるものではなく、スパッタ条件により変化し、アルミニウムシリコン混合膜の組成が約55 atomic %近辺になれば良い。また、ターゲットはアルミニウムターゲット上にシリコンチップを置いたものに限定したものではなく、シリコシターゲット上にアルミニウムチップを置いたものでも良いし、シリコンとアルミニウムの粉末を焼結したターゲットを用いても良い。

【0055】

次に、このようにして得られたアルミニウムシリコン混合膜をICP（誘導結合型プラズマ発光分析）にて、シリコンのアルミニウムとシリコンの全量に対する分量（atomic %）を分析した。その結果、シリコンのアルミニウムとシリコンの全量に対する分量は約55 atomic %であった。なお、ここでは測定の都合上、基板として、カーボン基板上に堆積したアルミニウムシリコン混合膜を用いた。

【0056】

FE-SEM（電界放出走査型電子顕微鏡）にて、アルミニウムシリコン混合膜を観察した。基板真上方向から見た表面の形状は、シリコンに囲まれた円形のアルミニウムナノ構造体が二次元的に配列していた。アルミニウムナノ構造体部分の孔径は3 nmであり、その平均中心間隔は7 nmであった。また、断面をFE-SEMにて観察した所、高さは200 nmであり、それぞれのアルミニウムナノ構造体部分はお互いに独立していた。

【0057】

また、X線回折法でこの試料を観察した所、結晶性を示すシリコンのピークは確認できず、シリコンは非晶質であった。

【0058】

従って、シリコンに周囲を囲まれた間隔2Rが7 nm、径2rが3 nm、高さLが200 nmのアルミニウム細線を含んだアルミニウムシリコンナノ構造体を作製することができた。

【0059】

(比較例)

また、比較試料Aとして、ガラス基板上に、スパッタ法を用いて、シリコンをアルミニウムとシリコンの全量に対して15 atomic %含んだアルミニウムシリコン混合膜を約200 nm形成した。ターゲットには、4インチのアルミニウムターゲット上に15 mm角のシリコンチップ13を2枚おいたものを用いた。スパッタ条件は、RF電源を用いて、Ar流量：50 sccm、放電圧力：0.7 Pa、投入電力：1 kWとした。また、基板温度は室温とした。

【0060】

FE-SEM（電界放出走査型電子顕微鏡）にて、比較試料Aを観察した。基板真上方向から見た表面の形状は、アルミニウム部分は円形状にはなっておらず、繩状になっていた。即ち、アルミニウムの柱状構造体がシリコン領域内に均質に分散した微細構造体となっていました。さらに、その大きさは10 nmを遥かに超えていた。また、断面をFE-SEMにて観察した所、アルミニウム部分の幅は15 nmを超えていた。なお、このようにして得られたアルミニウムシリコン混合膜をICP（誘導結合型プラズマ発光分析）にて、シリコンのアルミニウムとシリコンの全量に対する分量（atomic %）を分析した。その結果、シリコンのアルミニウムとシリコンの全量に対する分量は約15 atomic %であった。

【0061】

さらに、比較試料Bとして、ガラス基板上に、スパッタ法を用いて、シリコンをアルミニウムとシリコンの全量に対して75 atomic %含んだアルミニウムシリコン混合膜を約200 nm形成した。ターゲットには、4インチのアルミニウムターゲット上に15 mm角のシリコンチップ13を14枚おいたものを用いた。スパッタ条件は、RF電源を用いて、Ar流量：50 sccm、放電圧力：0.7 Pa、投入電力：1 kWとした。また、基板温度は室温とした。

【0062】

FE-SEM（電界放出走査型電子顕微鏡）にて、比較試料Bを観察した。基板真上方向から見た試料表面には、アルミニウム部分を観察することができなかった。また、断面をFE-SEMにて観察しても、明確にアルミニウム部分を観察することができなかった。なお、このようにして得られたアルミニウムシリコ

ン混合膜を I C P (誘導結合型プラズマ発光分析) にて、シリコンのアルミニウムとシリコンの全量に対する分量 (atomic%) を分析した。その結果、シリコンのアルミニウムとシリコンの全量に対する分量は約 75 atomic% であった。

【0063】

また、比較試料Aを作製した場合と、シリコンチップの枚数の条件のみを変え、アルミニウムシリコン混合体の全量に対するシリコンの割合が、20 atomic%、35 atomic%、50 atomic%、60 atomic%、70 atomic%である試料を作製した。アルミニウムの柱状構造体がシリコン領域内に均質に分散した微細構造体となっている場合を○、なっていない場合を×としたものを以下に示す。

【0064】

【表1】

シリコンの割合 (atomic%)	微細構造体
15 (比較試料A)	×
20	○
25	○
35	○
50	○
55	○
60	○
65	○
70	○
75 (比較試料B)	×

このように、アルミニウムとシリコンの全量に対するシリコン含有量を、20 atomic%以上70 atomic%以下に調整することで、作製されたアルミニウムナノ構造体の孔径の制御が可能であり、また、直線性に優れたアルミニウム細線の作製が可能になる。なお、構造の確認には、SEMの他にも TEM (

透過型電子顕微鏡) 等を利用するのがよい。なお、上記含有量に関しては上記シリコンに代えてゲルマニウム、あるいはシリコンとゲルマニウムの混合物を用いても同様であった。

【0065】

さらに、比較試料Cとして、ガラス基板上に、スパッタ法を用いて、シリコンをアルミニウムとシリコンの全量に対して 55 atomic% 含んだアルミニウムシリコン混合膜を約 200 nm 形成した。ターゲットには、4インチのアルミニウムターゲット上に 15 mm 角のシリコンチップ 13 を 8 枚おいたものを用いた。スパッタ条件は、RF電源を用いて、Ar 流量： 50 sccm、放電圧力： 0.7 Pa、投入電力： 1 kW とした。また、基板温度は 250°C とした。

【0066】

FE-SEM (電界放出走査型電子顕微鏡) にて、比較試料Cを観察した。基板真上方向から見た試料表面には、アルミニウムとシリコンの明瞭な境界を確認することができなかった。つまり、アルミニウムナノ構造体を確認することができなかった。即ち、基板温度が高すぎると、より安定な状態に変化してしまうため、このようなアルミニウムナノ構造体を形成する膜成長ができていないと思われる。

【0067】

なお、柱状の部材が分散した構造体を得る為に、ターゲットの組成を Al : Si = 55 : 45 などに設定することも好ましい形態である。

【0068】

以上説明したように、上記の構造体は、第1の材料(成分)と第2の材料(成分)を含み構成される構造体であって、該第1の材料を含み構成される柱状の部材が、該第2の材料を含み構成される領域に取り囲まれており、且つ該構造体には該第2の材料が、該第1の材料と第2の材料の全量に対して 20 atomic% 以上 70 atomic% 以下の割合で含まれていることが望ましい。

【0069】

上記割合は、構造体を構成する前記第1の材料と第2の材料の全量に対する前記第2の材料の割合のことであり、より好ましくは 25 atomic% 以上 65 atomic%

%以下、さらに好ましくは30 atomic%以上60 atomic%以下である。

【0070】

なお、実質的に柱状形状が実現していればよく、例えば柱状の部材の成分として第2の材料が含まれていてもよいし、前記領域に第1の材料が含まれていてもよい。また、上記柱状の部材やその周囲の領域に酸素、アルゴン、窒素、水素などが少量含まれていてもよい。

【0071】

上記割合は例えば誘導結合型プラズマ発光分析法で定量分析することにより得られる。

【0072】

第1の材料としては、AlやAuなどが挙げられる。第2の材料としては、Si、Ge、 Si_xGe_{1-x} あるいはCなどが挙げられる。特に第2の材料としては、非晶質となり得る材料であることが望ましい。第1及び第2の材料としては、両者の成分系相平衡図において、共晶点を有する材料（いわゆる共晶系の材料）であることが好ましい。特に共晶点が300°C以上好ましくは400°C以上であるのがよい。なお、第1の材料と第2の材料として好ましい組み合わせとしては、第1の材料としてAlを用い、第2の材料としてSiを用いる形態、第1の材料としてAlを用い、第2の材料としてGeを用いる形態、あるいは第1の材料としてAlを用い、第2の材料として Si_xGe_{1-x} ($0 < x < 1$) を用いるのが好ましい。

【0073】

前記柱状の部材を取り囲む領域は、非晶質であることが望ましい。また前記柱状の部材の平面形状としては円形あるいは橢円形状であることが望ましい。

【0074】

柱状の部材の径（平面形状が円の場合は直径）は、主として前記構造体の組成（即ち、前記第2の材料の割合）に応じて制御可能であるが、その平均径は、0.5 nm以上50 nm以下、好ましくは0.5 nm以上20 nm以下、さらに好ましくは0.5 nm以上15 nm以下である。ここでいう径とは図5における2rである。なお、橢円等の場合は、最も長い外径部が、上記範囲内であればよい

。ここで平均径とは、例えば、実際のSEM写真（約100nm×70nmの範囲）で観察される柱状の部分を、その写真から直接、あるいはコンピュータで画像処理して、導出される値である。なお、上記構造体をどのようなデバイスに用いるか、あるいはどのような処理を行うかにもよるが、平均径の下限としては1nm以上、あるいは数nm以上であることが実用的な下限値である。また、複数の柱状の部材間の中心間距離2R（図5）は、2nm以上30nm以下、好ましくは5nm以上20nm以下、更に好ましくは5nm以上15nm以下である。勿論、中心間距離の下限として上記2Rは柱状構造体どうしが接触しない間隔は最低限備えている必要がある。

【0075】

前記構造体は、膜状の構造体であることが好ましく、かかる場合、前記柱状の部材は膜の面内方向に対して略垂直になるように前記第2の材料を含み構成されるマトリックス中に分散していることになる。基板上に当該構造体が設けられていてもよい。膜状構造体の膜厚としては、特に限定されるものではないが、1nm～100μmの範囲で適用できる。プロセス時間等を考慮してより現実的な膜厚としては、1nm～1μm程度である。特に300nm以上の膜厚でも柱状構造が維持されていることが好ましい。

【0076】

基板としては、特に限定されるものではないが、石英ガラスなどの絶縁性基板、シリコン基板、ガリウム砒素、あるいはインジウム燐などの半導体基板、アルミニウムなどの金属基板あるいは支持部材としての基板上に上記構造体が形成できるのであれば、フレキシブル基板（例えばポリイミド樹脂など）も用いることができる。

【0077】

前記構造体は、非平衡状態で成膜する方法を利用して作製することができる。当該成膜方法としては、スパッタリング法が好ましいが、抵抗加熱蒸着、電子ビーム蒸着（EB蒸着）、イオンプレーティング法をはじめとする任意の非平衡状態で物質を形成する成膜法が適用可能である。スパッタリング法で行う場合には、マグнетロンスパッタリング、RFスパッタリング、ECRスパッタリング、

DCスパッタリング法を用いることができる。スパッタリング法で行う場合は、アルゴンガス雰囲気中で反応装置内の圧力を0.2から1Pa程度にして成膜を行う。スパッタリングの際には、ターゲット原料として前記第1の材料と第2の材料をそれぞれ別途用意しても良いが、予め所望の割合で第1の材料と第2の材料が焼成されたターゲット材料を用いてもよい。

【0078】

基板上に形成される前記構造体は、基板温度を20℃以上300℃以下、好ましくは20℃以上200℃以下で形成されることが好ましい。

【0079】

前記構造体から前記柱状の部材を除去（ウェットエッチングあるいはドライエッチングなど）することにより複数の柱状の孔を有する多孔質体が形成される。エッチングには、柱状の部材を選択的に除去できればよく、エッチング液としては例えば、燐酸、硫酸、塩酸、硝酸などの酸が好適である。当該除去により形成される多孔質体の孔は、互いに連結せず独立していることが好適である。そして、当該多孔質体の細孔内に種々の材料を充填することで様々な機能素子、装置が提供可能である。なお、柱状の部材を除去後に得られる多孔質体を化学あるいは熱処理（例えば、酸化処理、窒化処理など）を行った後に、機能材料の充填を行っても良い。勿論、酸化等する場合には、細孔を有する構造体を完全に酸化してもよいし、その孔壁を主として酸化することもできる。

【0080】

以上、柱状構造体の作製に用いられる構造体について説明したが、かかる構造体は以下に説明する柱状構造体を有する電極にも適用できることは勿論である。

[柱状構造体を有する電極についての実施形態]

基板上に、例えばスパッタリング等の方法で、互いに共晶系にある複数の物質の膜を形成した場合、各々の成分は、膜中において混合することなく独立に存在する。そして、特定の材料系について、成膜条件と物質の組成が最適化された場合、ある成分が微細な径の柱状の形態となって、他成分のマトリックス部材中に分散して存在した構造が形成される。この構造は、本発明者らによって発見された新規な構造体であり、柱状物質は、基板界面から膜表面まで貫通して存在する

。形成される柱状物質の1本の柱の径は、0.5 nmから15 nmの範囲である。また、柱状物質の間隔は5 nmから20 nmの範囲にある。

【0081】

具体例を用いて説明すると、スパッタリングでアルミニウムとシリコンの混合膜を基板上に作製した場合、条件が最適化されると、非晶質なシリコンの微細なマトリクス部材中に結晶性の柱状アルミニウムが形成される。アルミニウムは、膜中において、基板界面から膜表面に至るまで、单一の柱として存在していることが走査型電子顕微鏡の観察によって示されている。同様の構造は、スパッタリングで作製したアルミニウムとゲルマニウムの混合膜に関しても、形成が確認されている。膜厚は、スパッタリング時間を調整することで制御することが可能であり、スパッタリングを中断しない限り、膜厚を厚くしても柱状構造が途切れることはない。

【0082】

本実施形態は、上記の柱状物質を含む膜から柱状物質を除去し、その空孔に目的の材料を導入し、その材料の少なくとも一部分を導電性材料と電気的に接続することによって所望の組成の柱状構造体を有する電極を作製し得たものである。

【0083】

本実施形態の柱状構造体を有する電極の例を図6に模式的に示した。基板11上に導電性材料（導電体）16があり、その導電性材料16にはほぼ垂直で、且つほぼ同じ径の柱状体15が接続されている構成である。本実施形態において、柱状体15は、図6に示したように周囲を他の物質に取り囲まれていないものである。

【0084】

基板11は、基本的に材質や厚さを限定されるものではなく、ガラス、金属、セラミックス、半導体、有機物等種々のものが使用可能である。基板11上に形成される柱状体15及び導電性材料16は、金属、或いは半導体等の材質からなる。このとき、柱状体と導電性材料は同じ材料でもよく、導電性材料と基板も同じ材料でも使用できるが、その用途や作製方法により使い分けることが容易にできる。

【0085】

以下に、この柱状構造体を有する電極の作製方法について、図7 (a) ~ (d) の断面図及び平面図を用いて説明する。なお、工程Aから工程Dは図7 (a) ~ (d) に対応している。

(工程A)

互いに共晶径を形成する材料を適當な比率で含むターゲットを用いて、スパッタリング法を用いて、柱状形態の第一の成分12が第二の成分から成る部材13中に分散されている構造の薄膜を、導電性材料16を設置した基板11上に作製する。ここで、第二の成分は第一の成分と共晶を形成するものを選択する。この場合、使用するターゲットは、2つの成分の混合体である必要はなく、一方の物質の上にもう一方の物質が置かれているようなものでも良く、また、2つの物質が所望の面積比を与えるように貼りあわせられているような構成のものでも良い。

【0086】

例示すると、アルミニウムターゲット上にシリコンウェハーを適當な量置いた状態でスパッタリングを行うことで上記構造の膜を導電性材料上に作製することができる。

【0087】

膜形成は、スパッタリングを例にとって説明するが、同様の構造が形成できる成膜法であれば、本実施形態に適用することができる。

(工程B)

工程Aによって作製した構造体から、柱状物質を除去して、多孔質薄膜を形成する。柱状物質の選択除去には、ウェットエッチングが好ましく用いられる。例えば、非晶質なシリコンの部材中に形成された結晶性の柱状アルミニウムの場合には、リン酸や硫酸でエッチングすることによって、シリコンの形状を変化させることなく、アルミニウムのみを除去し空孔14を形成することが可能である。

(工程C)

工程Bによって作製した、多孔質薄膜の細孔内に目的の材料を導入する。導電性材料を有する基板を用いた場合には、電着プロセスによって、金属等を簡単に

導入することができる。また、電着プロセス等で、空孔の底に触媒となる物質を形成し、その触媒の作用によって目的の材料を形成しても良い。また、空孔底部の触媒は、工程Aの前に基板表面に蒸着等の方法によって形成しておいても良い。ここで、柱状構造体を形成している目的の材料は、単一の物質でなくても良く、例えば1本の柱状構造体中に、組成の異なる複数の材料が含まれていても良い。

【0088】

工程C以降のプロセスを行う前に、その後のプロセスを簡便に行うため、工程Bで形成された多孔質薄膜に対して化学処理を施し、多孔体の性質を変化させる工程を行うこともある。この場合の化学処理とは、具体的には酸化処理等を示す。

【0089】

この工程Cによって、最初の膜において柱状物質を取り囲んでいた部材中に、目的の材料で構成される柱状体15と部材13とからなる柱状構造体が形成される。

(工程D)

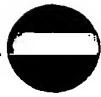
この工程は、柱状構造体の部材(マトリクス部材)13を除去する工程である。この工程では、部材成分のみを選択的に除去し、周りを何も取り囲まれていない柱状体15が基板上に配列した構造が形成される。選択的に部材成分を除去する方法としては、例えばエッティング等のプロセスを適用することが可能である。例えば、シリコンが最初の部材材料であり、工程Cにおいて酸化ケイ素に変化した場合には、希フッ酸によるエッティングが良好に適用可能である。

【0090】

ここで、導電性材料は図8(a)に示したような予め基板上に設置しているものの用いる方法以外にも、図8(b)のように基板と反対側から導電性材料を設置したものなどが作製でき、その用途によって作製方法を変えることが可能である。

【0091】

以上の工程によって、図6に示した柱状構造体を有する電極を作製することが



できる。

【0092】

この柱状構造体を有する電極を電気化学的に使用するために、電極面積を所望の値にしなければならない。このためには、電極を所望の大きさに加工するか、若しくは測定にかかる領域以外の領域を絶縁体で覆うかすればよい。後者において絶縁体を形成する方法としては、蒸着のような手段が好ましく用いられるが、接着剤などの樹脂で完全に包埋してしまう方法などの他の手法も良好に使用可能である。

【0093】

【実施例】

以下、本発明の実施例について図面を用いて説明する。

【0094】

[柱状構造体についての実施例]

(実施例1)

本実施例は、共晶を形成する物質としてアルミニウムとシリコンを用い、膜中の柱状アルミニウムを除去して多孔質シリコンの膜とした後にさらに酸化することで得られる多孔質酸化ケイ素の細孔中に、電着によって金の微細な柱状構造体を形成し、周囲の酸化ケイ素を除去した例である。

【0095】

R F マグнетロンスパッタリング法によって、タンゲステンを 20 nm 堆積したシリコン基板上に 200 nm のアルミニウム - シリコン混合膜を成膜した。使用したターゲットを模式的に図 4 に示す。ターゲットは図示したように、バッキングプレート上の 4 インチのアルミニウムターゲット 4 2 上に 15 mm 角のシリコンチップ 4 3 を 6 枚おいたものである。スパッタは、R F 電源を用いて、Ar 流量 : 50 sccm、放電圧力 : 0.7 Pa、投入電力 : 300 W の条件で行った。また、基板温度は室温とした。

【0096】

ここではターゲットとして、アルミニウムターゲット上にシリコンチップを 6 枚置いたものを用いたが、シリコンチップの枚数はスパッタ条件により変化する

ため、これに限定されるものではなく、後述するような、柱状のアルミニウムがシリコン中に分散した所望の構造が形成できるものであればよい。また、ターゲットはアルミニウムターゲット上にシリコンチップを置いたものに限定したものではなく、シリコンターゲット上にアルミニウムチップを置いたものでも良いし、シリコンとアルミニウムの粉末を焼結したターゲットを用いても良い。

【0097】

さらに、ここではスパッタリング法としてRFスパッタリング法を用いたが、これに限定されるものではなく、ECRスパッタリング法、DCスパッタリング法、イオンビームスパッタリング法でよい。さらに、スパッタリング条件は装置に依存しており、これに限定されるものではない。また、スパッタ法以外の蒸着法であっても、所望の構造体が形成できる方法であれば、本発明に適用可能である。

【0098】

次に、このようにして得られたアルミニウム－シリコン混合膜をICP（誘導結合型プラズマ発光分析）にて、シリコンのアルミニウムとシリコンの全量に対する分量（atomic%）を分析した。その結果、シリコンのアルミニウムとシリコンの全量に対する分量は約37 atomic%であった。

【0099】

電界放出走査型電子顕微鏡（FE-SEM）にて、以上の様に作製されたアルミニウム－シリコン混合膜を観察した。基板斜め真上方向から見た表面の形状は図5のように、シリコン52に囲まれたほぼ円形の微細な柱状アルミニウムが二次元的に配列していた。柱状アルミニウム部分の画像処理より求めた平均孔径は5nmであり、その平均中心間隔は10nmであった。また、断面をFE-SEMにて観察した所、膜の高さは200nmであり、それぞれの柱状アルミニウムの部分はお互いに独立していた。

【0100】

また、X線回折法でこの薄膜試料を分析したところ、シリコンの回折線は確認できず、シリコンは非晶質であることがわかった。一方、複数のアルミニウムの回折線が確認できたことより、アルミニウムは多結晶であることが分かった。

【0101】

以上のことから、非晶質シリコンに周囲を囲まれた間隔 $2R$ が10nm、径 r が5nm、高さ L が200nmの結晶性の柱状アルミニウムを含んだアルミニウム-シリコン構造体薄膜の作製が確認できた。

【0102】

このアルミニウム-シリコン構造体薄膜を98%硫酸にて24時間浸し、アルミニウム柱状構造部分のみを選択的にエッチングして細孔を形成した。エッティング後の膜をFE-SEMで観察した結果、図5における柱状のアルミニウム51のみが除去され、多孔質の膜になっていることが確認された。シリコン部の形状は、アルミニウム除去前と比較して実質的に変化していないことがわかった。この場合も断面をFE-SEMで観察したところ、アルミニウムは基板界面まで完全に除去されていることが明らかとなった。以上の工程によって、基板上に基板に対して垂直な貫通孔を有する多孔質シリコンの膜を作製できた。

【0103】

最後に、作製された多孔質シリコン膜を酸素雰囲気中で加熱した。ここでは、大気圧で酸素を50scm流しながら、800℃で2時間加熱した。この結果、多孔質酸化ケイ素薄膜が作製された。酸化ケイ素の形成は、広域電子エネルギー損失構造解析（EELS）により確認された。酸化処理を行った後の多孔質膜をFE-SEMで観察した結果、細孔径にはほとんど変化が認められなかった。

【0104】

次に、以上のようにして作製した多孔質膜の細孔中に、電着（電気メッキ）で金の柱状構造体を作製した。上記の工程で作製した酸化ケイ素の多孔質薄膜を市販の電気メッキ液（高純度化学研究所製金用電気メッキ液、商品コードK-24E）中に入れ、40℃に保持した酸性浴（pH=4.5）中において、0.5A/dm²の電流密度で電着を行った。

【0105】

金の電着を行った後の膜は、純水で洗浄した後、FE-SEMで、表面及び断面の観察を行った。その結果、金が細孔中に均一に導入され、柱状構造を形成していることが確認された。

【0106】

この膜をさらに2%のフッ化水素酸中に浸漬し、金の周囲に存在する酸化ケイ素の除去を行った。フッ酸処理が終了すると、表面が疎水性に変化することによって、酸化ケイ素のエッチングの除去の終了は確認することができる。酸化ケイ素の除去後のシリコン基板をFE-SEMで観察した結果、表面に微細な金の柱状構造体が高密度で形成されていることが確認された。

【0107】

(実施例2)

本実施例は、共晶を形成する物質としてアルミニウムとゲルマニウムを用い、膜中の柱状アルミニウムを除去して得られる多孔質ゲルマニウムの微細空孔中に、電着とそれに続く無電解析出によってニッケルを充填した例である。

【0108】

R Fマグнетロンスパッタリング法によって、タンゲステンを20nm堆積したシリコン基板上に200nmのアルミニウム-ゲルマニウム混合膜を成膜した。使用したターゲットは、実施例1で使用したものと同じ、図4に示した構成のもので、実施例1のシリコンチップの代わりにゲルマニウムチップが置かれている。本実施例では、ゲルマニウムチップ4枚をアルミニウムターゲット上に置いた。スパッタは、R F電源を用いて、Ar流量：50sccm、放電圧力：0.7Pa、投入電力：1kWの条件で行った。また、基板温度は室温とした。

【0109】

ここではターゲットとして、アルミニウムターゲット上にゲルマニウムチップを4枚置いたものを用いたが、ゲルマニウムチップの枚数はスパッタ条件により変化するため、これに限定されるものではなく、後述するような、柱状のアルミニウムがゲルマニウム中に分散した所望の構造が形成できるものであればよい。また、ターゲットはアルミニウムターゲット上にゲルマニウムチップを置いたものに限定したものではなく、ゲルマニウムターゲット上にアルミニウムチップを置いたものでも良いし、ゲルマニウムとアルミニウムの粉末を焼結したターゲットを用いても良い。

【0110】

さらに、ここではスパッタリング法としてRFスパッタリング法を用いたが、これに限定されるものではなく、ECRスパッタリング法、DCスパッタリング法、イオンビームスパッタリング法でよい。さらに、スパッタリング条件は装置に依存しており、これに限定されるものではない。また、スパッタ法以外の蒸着法であっても、所望の構造体が形成できる方法であれば、本発明に適用可能である。

【0111】

次に、このようにして得られたアルミニウム—ゲルマニウム混合膜をICP（誘導結合型プラズマ発光分析）にて、ゲルマニウムのアルミニウムとシリコンの全量に対する分量（atomic%）を分析した。その結果、ゲルマニウムのアルミニウムとゲルマニウムの全量に対する分量は約37 atomic%であった。

【0112】

電界放出走査型電子顕微鏡（FE-SEM）にて、この様にして作製したアルミニウム—ゲルマニウム混合膜を観察した。基板斜め真上方向から見た表面の形状は実施例1で図5に示したのと同じように、ゲルマニウム部材に囲まれたほぼ円形の微細な柱状アルミニウムが二次元的に配列していた。柱状アルミニウム部分の画像処理より求めた平均孔径 $2r$ は10 nmであり、その平均中心間隔 $2R$ は15 nmであった。また、断面をFE-SEMにて観察した所、膜の高さは200 nmであり、それぞれの柱状アルミニウムの部分はお互いに独立していた。

【0113】

また、X線回折法でこの薄膜試料を分析したところ、ゲルマニウムの回折線は確認できず、ゲルマニウムは非晶質であることがわかった。一方、複数のアルミニウムの回折線が確認できたことより、アルミニウムは多結晶であることが分かった。

【0114】

以上のことから、非晶質ゲルマニウム部材に周囲を囲まれた間隔 $2R$ が15 nm、径 $2r$ が10 nm、高さ L が200 nmの結晶性の柱状アルミニウムを含んだアルミニウム—ゲルマニウム構造体薄膜の作製が確認できた。

【0115】

このアルミニウム—ゲルマニウム構造体薄膜を98%硫酸中に24時間浸し、アルミニウム柱状構造部分のみを選択的にエッティングして細孔を形成した。エッティング後の膜をFE-SEMで観察した結果、柱状のアルミニウムのみが除去され、多孔質の膜になっていることが確認された。ゲルマニウム部の形状は、アルミニウム除去前と比較して実質的に変化していないことがわかった。この場合も断面をFE-SEMで観察したところ、アルミニウムは基板界面まで完全に除去されていることが明らかとなった。以上の工程によって、基板上に基板に対して垂直な貫通孔を有する多孔質ゲルマニウムの膜を作製できた。

【0116】

次に、以上のようにして作製した多孔質膜の細孔中に、電着とそれに続く無電解析出でニッケルの柱状構造体を作製した。先ず、0.14M NiSO₄、0.5M H₃BO₃からなる電界液中において、交流(35V、50Hz)電解を行い、細孔底部にニッケルを析出させた。この後、0.1M NiSO₄、0.24M NaPH₂O₂、0.1M Na₄P₂O₇から成るNi無電解析出浴を用い、細孔全体にニッケルの析出層を形成させた。この過程では、予め交流電解によって細孔底部に析出させたニッケルが触媒として働き、細孔へのニッケルの速やかな充填が起こると考えられる。

【0117】

ニッケルの充填を行った後の薄膜の表面、及び断面のFE-SEM観察によつて、細孔中にニッケルが均一に充填されていることが確認された。以上説明したように、非晶質ゲルマニウムの膜中に、ニッケルの柱状構造体を高密度で作製できることが、本実施例によって示された。

【0118】

(実施例3)

本実施例は、共晶を形成する物質としてアルミニウムとシリコンを用い、膜中の柱状アルミニウムを除去して多孔質シリコンの膜とした後に、酸化処理を行つて酸化珪素の多孔質膜とし、電着によって細孔の底部に金を形成し、その金を触媒として、触媒反応によって結晶性のシリコンの柱状構造体を作成した例である。

【0119】

まず、実施例1で作製したのと同じアルミニウムシリコン混合膜を、実施例1と同じ条件でタンゲステンを20nm堆積したシリコン基板上に形成した。この膜に対して、実施例1と同じ条件で98%硫酸によるエッチング処理を施し、アルミニウムの選択除去を行った。さらにこの様にして得られた多孔質シリコン膜を実施例1と同じ条件において熱酸化して、多孔質の酸化ケイ素膜とした。実施例1と同様の多孔質酸化ケイ素膜が形成されたことが、FE-SEMによる観察等、実施例1と同様の評価手段によって確認された。

【0120】

この酸化シリコンの膜の底部に、金を電着によって導入した。電着は実施例1と同じメッキ液を用いて、0.3A/dm²の電流密度で5秒間行った。電着後の基板は、純水でよく洗浄した後、乾燥させた。

【0121】

続いて、細孔底部に金を担持したこの酸化シリコン膜の形成されたシリコン基板を石英管中に保持し、13.3Pa以下まで減圧した後に、Ar気流中で440℃に加熱した。続いて、ヘリウムガスにシランガス10%混合した混合ガスを50sccmの流量で60秒間供給した。試料基板は、シランガス供給を止めた後、室温まで徐冷した後に取り出した。

【0122】

以上の工程を行った後の試料薄膜の断面をFE-SEMで評価した。その結果、細孔中にはシリコンの微細な柱状構造体が形成されていることが明らかとなった。X線回折分析等によって、このシリコンは高度に結晶化していることが確認された。この場合、細孔底部の金が触媒となって、Vapor-Liquid-Solid(VLS)メカニズムによって、結晶性のシリコンが形成されたと考えられる。以上の工程によって、多孔質酸化シリコン中に結晶性のシリコンの柱状構造体を形成することができた。

【0123】

細孔内にシリコン形成を行った上記基板は、2%のフッ化水素水溶液で実施例1と同様にして酸化ケイ素の除去を行った。酸化ケイ素除去後の基板のFE-S

EM観察の結果、基板上には、シリコンの柱状構造体の集合が高密度で観察され、上記工程によるシリコン柱状構造体の基板への形成が確認された。

【0124】

[柱状構造体を有する電極についての実施例]

(実施例4)

本実施例は、基板として白金を形成したシリコン基板を用い、共晶を形成する物質としてアルミニウムとシリコンを用い、膜中の柱状アルミニウムを除去して多孔質シリコンの膜とした後にさらに酸化することで得られる多孔質酸化ケイ素の細孔中に、電着によって白金の微細な柱状構造体を形成し、周囲の酸化ケイ素を除去し、柱状構造体を有する電極とした例である。

【0125】

R Fマグнетロンスパッタリング法によって、白金を50 nm堆積したシリコン基板上に200 nmのアルミニウム-シリコン混合膜を成膜した。使用したターゲットを模式的に図4に示す。ターゲットは図示したように、バッキングプレート上の4インチのアルミニウムターゲット42上に15 mm角のシリコンチップ43を6枚おいたものである。スパッタは、R F電源を用いて、Ar流量：50 sccm、放電圧力：0.7 Pa、投入電力：300 Wの条件で行った。また、基板温度は室温とした。

【0126】

ここではターゲットとして、アルミニウムターゲット上にシリコンチップを6枚置いたものを用いたが、シリコンチップの枚数はスパッタ条件により変化するため、これに限定されるものではなく、後述するような、柱状のアルミニウムがシリコン中に分散した所望の構造が形成できるものであればよい。また、ターゲットはアルミニウムターゲット上にシリコンチップを置いたものに限定したものではなく、シリコンターゲット上にアルミニウムチップを置いたものでも良いし、シリコンとアルミニウムの粉末を焼結したターゲットを用いても良い。

【0127】

さらに、ここではスパッタリング法としてR Fスパッタリング法を用いたが、これに限定されるものではなく、ECRスパッタリング法、DCスパッタリング

法、イオンビームスパッタリング法でよい。さらに、スパッタリング条件は装置に依存しており、これに限定されるものではない。また、スパッタ法以外の蒸着法であっても、所望の構造体が形成できる方法であれば、本発明に適用可能である。

【0128】

次に、このようにして得られたアルミニウム－シリコン混合膜を I C P (誘導結合型プラズマ発光分析) にて、シリコンのアルミニウムとシリコンの全量に対する分量 (atomic%) を分析した。その結果、シリコンのアルミニウムとシリコンの全量に対する分量は約 3.7 atomic% であった。

【0129】

電界放出走査型電子顕微鏡 (F E - S E M) にて、以上の様に作製されたアルミニウム－シリコン混合膜を観察した。基板斜め真上方向から見た表面の形状は図 5 のように、シリコン 5.2 に囲まれたほぼ円形の微細な柱状アルミニウムが二次元的に配列していた。柱状アルミニウム部分の画像処理より求めた平均孔径は 5 nm であり、その平均中心間隔は 10 nm であった。また、断面を F E - S E M にて観察した所、膜の高さは 200 nm であり、それぞれの柱状アルミニウムの部分はお互いに独立していた。

【0130】

また、X線回折法でこの薄膜試料を分析したところ、シリコンの回折線は確認できず、シリコンは非晶質であることがわかった。一方、複数のアルミニウムの回折線が確認できたことより、アルミニウムは多結晶であることが分かった。

【0131】

以上のことから、非晶質シリコンに周囲を囲まれた間隔 $2R$ が 10 nm、径 $2r$ が 5 nm、高さ L が 200 nm の結晶性の柱状アルミニウムを含んだアルミニウム－シリコン構造体薄膜の作製が確認できた。

【0132】

このアルミニウム－シリコン構造体薄膜を 98 % 硫酸中に 24 時間浸し、アルミニウム柱状構造部分のみを選択的にエッチングして細孔を形成した。エッチング後の膜を F E - S E M で観察した結果、図 5 における柱状のアルミニウム 5.1

のみが除去され、多孔質の膜になっていることが確認された。シリコン部の形状は、アルミニウム除去前と比較して実質的に変化していないことがわかった。この場合も断面をFE-SEMで観察したところ、アルミニウムは基板界面まで完全に除去されていることが明らかとなった。以上の工程によって、基板上に基板に対して垂直な貫通孔を有する多孔質シリコンの膜を作製できた。

【0133】

このように、作製された多孔質シリコン膜を酸素雰囲気中で加熱した。ここでは、大気圧で酸素を50 sccm流しながら、800℃で2時間加熱した。この結果、多孔質酸化ケイ素薄膜が作製された。酸化ケイ素の形成は、広域電子エネルギー損失構造解析（EELS）により確認された。酸化処理を行った後の多孔質膜をFE-SEMで観察した結果、細孔径にはほとんど変化が認められなかった。

【0134】

次に、以上のようにして作製した多孔質膜の細孔中に、電着（電気メッキ）で白金の柱状構造体を作製した。上記の工程で作製した酸化ケイ素の多孔質薄膜を市販の電気メッキ液（高純度化学研究所製金用電気メッキ液、商品コードPT-100E）中に入れ、70℃に保持した酸性浴（pH=0.1）中において、1.5 A/dm²の電流密度で電着を行った。

【0135】

白金の電着を行った後の膜は、純水で洗浄した後、FE-SEMで、表面及び断面の観察を行った。その結果、白金が細孔中に均一に導入され、柱状構造を形成していることが確認された。

【0136】

この膜をさらに2%のフッ化水素酸中に浸漬し、白金の周囲に存在する酸化ケイ素の除去を行った。酸化ケイ素の除去後のシリコン基板をFE-SEMで観察した結果、表面に微細な白金の柱状構造体が高密度で形成されていることが確認された。

【0137】

次に、作製された電極を作用極として電解溶液中で使用するための加工方法と

しての作製手順を図9を用い、測定方法について図10を用いて説明する。

【0138】

図9（a）に示すように、作成された柱状構造体を有する電極を作極として用いるために、まず測定エリア以外を絶縁体で被覆した。絶縁膜としてSiO₂を使用し、被覆方法としてはスパッタリング法を用いて行った。測定エリアは比較する市販の白金ディスク電極（BAS社製、電極径φ6mm、モデルNo. 11-2013）と同じ大きさであるφ6mmとなるように、φ6mmのNiマスク65を柱状構造体を有する電極上に設置し、さらにそれ以外の一部分に表面の導通が取れるようにNiマスク66を設置した。これらのマスクを施した上で300nmのSiO₂をスパッタした。以上の工程により、φ6mmの有効面積を有し、リード線接続部位を除く他の部分をSiO₂で被覆した電極が作製された。

【0139】

次に、図9（b）に示すように、この電極上のマスク66で被覆しておいたリード線接続用の導電性部位にスリーエム社製の導電性テープ62をはり、リード線とした。導電性テープは、基板の裏側全体にも貼り付けた。

【0140】

さらに、導電性テープを電気的に絶縁するために、全体にカプトンテープ63を貼り付けた電極が形成されている側に貼るカプトンテープには、図9（b）のように目的の電極部位にφ6mmの孔をあけてあり、裏側は全体をカプトンテープで覆った。

【0141】

続いて、カプトンテープを固定するために、スリーエム社製のフィラメントテープ64を貼った。このフィラメントテープにも電極が形成されている側には、目的の電極部位にφ6mmの孔があけられている。図9（c）は上部から見た図である。

【0142】

また、今回の電気化学測定で用いた試薬は、一般的な酸化還元応答を観るときに使用するヘキサシアノ鉄（II）酸カリウムである。

【0143】

この柱状構造体を有する電極を作用極73として使用し、CV（サイクリックボルタンメトリー）法を用いて電流応答を測定した。このとき、対極72として白金線、参照極71としてA g/A g C lを用いた。電解液75として10mMのヘキサシアノ鉄（II）酸カリウム水溶液をビーカー74中にいれて測定を行った。このとき、支持電解質として1.0Mの塩化カリウムを用いた。この酸化ピーク電流値、及び還元ピーク電流値は双方ともおよそ 2.5 mA/cm^2 であり、市販の白金ディスク電極使用時のピーク電流値で比較すると、柱状構造体を有する電極のほうが約25%増加していた。これは、柱状構造を形成することによる表面積増大の効果と考えられ、高感度検出に有用であることを示唆している。

（実施例5）

本実施例は、基板として金を形成したシリコン基板を用い共晶を形成する物質としてアルミニウムとゲルマニウムを用い、膜中の柱状アルミニウムを除去して得られる多孔質ゲルマニウムの微細空孔中に、電着とそれに続く無電解析出によって金を充填した例である。

【0144】

R Fマグнетロンスパッタリング法によって、金を50nm堆積したシリコン基板上に200nmのアルミニウム-ゲルマニウム混合膜を成膜した。使用したターゲットは、実施例4で使用したものと同じ、図4に示した構成のもので、実施例4のシリコンチップの代わりにゲルマニウムチップが置かれている。本実施例では、ゲルマニウムチップ4枚をアルミニウムターゲット上に置いた。スパッタは、R F電源を用いて、Ar流量：50 sccm、放電圧力：0.7 Pa、投入電力：1 kWの条件で行った。また、基板温度は室温とした。

【0145】

ここではターゲットとして、アルミニウムターゲット上にゲルマニウムチップを4枚置いたものを用いたが、ゲルマニウムチップの枚数はスパッタ条件により変化するため、これに限定されるものではなく、後述するような、柱状のアルミニウムがゲルマニウム中に分散した所望の構造が形成できるものであればよい。また、ターゲットはアルミニウムターゲット上にゲルマニウムチップを置いたものに限定したものではなく、ゲルマニウムターゲット上にアルミニウムチップを置

いたものでも良いし、ゲルマニウムとアルミニウムの粉末を焼結したターゲットを用いても良い。

【0146】

さらに、ここではスパッタリング法としてRFスパッタリング法を用いたが、これに限定されるものではなく、ECRスパッタリング法、DCスパッタリング法、イオンビームスパッタリング法でよい。さらに、スパッタリング条件は装置に依存しており、これに限定されるものではない。また、スパッタ法以外の蒸着法であっても、所望の構造体が形成できる方法であれば、本発明に適用可能である。

【0147】

次に、このようにして得られたアルミニウム—ゲルマニウム混合膜をICP（誘導結合型プラズマ発光分析）にて、ゲルマニウムのアルミニウムとゲルマニウムの全量に対する分量（atomic%）を分析した。その結果、ゲルマニウムのアルミニウムとゲルマニウムの全量に対する分量は約37 atomic%であった。

【0148】

電界放出走査型電子顕微鏡（FE-SEM）にて、この様にして作製したアルミニウム—ゲルマニウム混合膜を観察した。基板斜め真上方向から見た表面の形状は実施例4で図5に示したのと同じように、ゲルマニウム部材に囲まれたほぼ円形の微細な柱状アルミニウムが二次元的に配列していた。柱状アルミニウム部分の画像処理より求めた平均孔径 $2r$ は10 nmであり、その平均中心間隔 $2R$ は15 nmであった。また、断面をFE-SEMにて観察した所、膜の高さは200 nmであり、それぞれの柱状アルミニウムの部分はお互いに独立していた。また、X線回折法でこの薄膜試料を分析したところ、ゲルマニウムの回折線は確認できず、ゲルマニウムは非晶質であることがわかった。一方、複数のアルミニウムの回折線が確認できたことより、アルミニウムは多結晶であることが分かった。

【0149】

以上のことから、非晶質ゲルマニウム部材に周囲を囲まれた間隔 $2R$ が15 nm、径 $2r$ が10 nm、高さ L が200 nmの結晶性の柱状アルミニウムを含ん

だアルミニウム一ゲルマニウム構造体薄膜の作製が確認できた。

【0150】

このアルミニウム一ゲルマニウム構造体薄膜を98%硫酸中に24時間浸し、アルミニウム柱状構造部分のみを選択的にエッティングして細孔を形成した。エッティング後の膜をFE-SEMで観察した結果、柱状のアルミニウムのみが除去され、多孔質の膜になっていることが確認された。ゲルマニウム部の形状は、アルミニウム除去前と比較して実質的に変化していないことがわかった。この場合も断面をFE-SEMで観察したところ、アルミニウムは基板界面まで完全に除去されていることが明らかとなった。以上の工程によって、基板上に基板に対して垂直な貫通孔を有する多孔質ゲルマニウムの膜を作製できた。

【0151】

次に、以上のようにして作製した多孔質膜の細孔中に、電着とそれに続く無電解析出で金の柱状構造体を作製した。先ず、0.14M NiSO₄、0.5M H₃BO₃からなる電界液中において、交流(35V、50Hz)電解を行い、細孔底部にニッケルを析出させた。この後、70℃に保持した中性浴(pH=7.0)の金無電解メッキ液(高純度化学研究所製金用無電解メッキ液、商品コードK-24N)に入れ、細孔全体に金の析出層を形成させた。この過程では、予め交流電解によって細孔底部に析出させたニッケルが触媒として働き、細孔への金の速やかな充填が起こると考えられる。

【0152】

金の充填を行った後の薄膜の表面、及び断面のFE-SEM観察によって、細孔中に金が均一に充填されていることが確認された。

【0153】

この膜を濃硝酸に浸し、金の周囲に存在するゲルマニウムの除去を行った。ゲルマニウムの除去後のシリコン基板をFE-SEMで観察した結果、表面に微細な金の柱状構造体が高密度で形成されていることが確認された。

【0154】

次に、作製された電極を作用極として電解溶液中で使用するための加工方法は、実施例4と同様に行った。

【0155】

また、今回の電気化学測定で用いた試薬は、一般的な酸化還元応答を観るときに使用するフェロセンである。

【0156】

この柱状構造体を有する電極を作用極73として使用し、CV（サイクリックボルタンメトリー）法を用いて電流応答を測定した。このとき、対極72として白金線、参照極71としてI-/I³⁻を用いた。電解液75としてアセトニトリル溶液中に10mMのフェロセンを溶解し、ビーカー74中にいれて測定を行った。このとき、支持電解質として1.0MのT B A P（テトラブチルアンモニウム過塩素酸塩）を用いた。この酸化ピーク電流値、及び還元ピーク電流値は双方ともおよそ2.0mA/cm²であり、市販の金ディスク電極使用時のピーク電流値で比較すると、柱状構造体を有する電極のほうが約15%増加していた。これは、柱状構造を形成することによる表面積増大の効果と考えられ、高感度検出に有用であることを示唆している。

(実施例6)

本実施例は、タンクステンを表面に形成したシリコン基板を用い共晶を形成する物質としてアルミニウムとシリコンを用い、膜中の柱状アルミニウムを除去して多孔質シリコンの膜とした後に、酸化処理を行って酸化珪素の多孔質膜とし、電着によって白金の柱状構造体及び導電性材料を作成した例である。

【0157】

まず、実施例4で作製したのと同じアルミニウムシリコン混合膜を、実施例4と同じ条件でタンクステンを20nm堆積したシリコン基板上に形成した。この膜に対して、実施例4と同じ条件で98%硫酸によるエッチング処理を施し、アルミニウムの選択除去を行った。さらにこの様にして得られた多孔質シリコン膜を実施例4と同じ条件において熱酸化して、多孔質の酸化ケイ素膜とした。実施例4と同様の多孔質酸化ケイ素膜が形成されたことが、FE-SEMによる観察等、実施例4と同様の評価手段によって確認された。

【0158】

この酸化シリコンの膜の底部から、電着（電気メッキ）で白金の柱状構造体を

作製した。上記の工程で作製した酸化ケイ素の多孔質薄膜を市販の電気メッキ液（高純度化学研究所製白金用電気メッキ液、商品コードPT-100E）中に入れ、70℃に保持した酸性浴（pH=0.1）中において、1.5A/dm²の電流密度で120秒間電着を行うことによって空孔内と共に酸化シリコン膜上も白金を堆積させた。電着後の基板は、純水でよく洗浄した後、乾燥させた。このとき、長時間の電解を行うことにより孔から白金が溢れ出て、酸化シリコン膜上で薄膜となることが見出された。これは、孔と孔の距離が密であることより、電着されている白金が孔から溢れ出した後、横方向にも成長が進行し、その結果表面全体が皮膜されたと考察される。

【0159】

白金の電着を行った後の膜は、純水で洗浄した後、FE-SEMで、表面及び断面の観察を行った。その結果、白金が細孔中に均一に導入され、柱状構造を形成していることが確認され、表面も白金は覆われていることが確認された。

【0160】

細孔内と表面に白金形成を行った上記基板は、2%のフッ化水素水溶液で実施例4と同様にして酸化ケイ素の除去を行った。さらに、基板と白金を切り離すために、蒸留水100mL中に10gのフェリシアン化ナトリウムを溶解させた溶液に30秒浸しタングステンを除去した。酸化ケイ素及びシリコン基板を除去した後の電極のFE-SEM観察の結果、白金上には、白金の柱状構造体の集合が高密度で観察され、上記工程による柱状構造体の形成が確認された。

【0161】

次に、作製された電極を作用極として電解溶液中で使用するため図9と同様の方法で実際の電極を作製した。

【0162】

本実施例では、SiO₂の蒸着膜の変わりにエポキシ樹脂を用い、φ6mmの測定エリア以外の部分を絶縁した。

【0163】

次に、測定方法について図10を用いて説明する。

【0164】

今回の電気化学測定で用いた試薬は、一般的な酸化還元応答を観るときに使用するヘキサシアノ鉄（II）酸カリウムである。

【0165】

この柱状構造体を有する電極を作用極73として使用し、CV（サイクリックボルタンメトリー）法を用いて電流応答を実施例4と同様に行った。この酸化ピーク電流値、及び還元ピーク電流値は双方ともおよそ 2.5 mA/cm^2 であり、市販の白金ディスク電極使用時のピーク電流値で比較すると、柱状構造体を有する電極のほうが約25%増加していた。これは、柱状構造を形成することによる表面積増大の効果と考えられ、高感度検出に有用であることを示唆している。

【0166】

【発明の効果】

以上説明したように、本発明によれば、適当な成分比のターゲットを用いたスパッタリング等の手法によって作製される、ある成分が他の成分中に微細な柱状となって分散している構造の膜を利用し、柱状成分を除去した空孔に目的の材料を導入することによって、所望の材質を有する微細な柱状構造体を作製することができる。

【0167】

また本発明によれば、適当な成分比のターゲットを用いたスパッタリング等の手法によって作製される、ある成分が他の成分中に微細な柱状となって分散している構造の膜を利用し、柱状成分を除去した空孔に目的の導電性物質を導入することによって、微細な柱状構造体を導電性材料上に作製し、電極として使用することができる。さらに、この柱状構造体を有する電極は、簡単な方法で作製でき、且つ高感度、高精度な電流値の測定が可能な電極を提供することができる。

【図面の簡単な説明】

【図1】

本発明において基板上に作製された柱状構造体において、柱状体が周囲を他の物質に取り囲まれていない形態の一例を示す模式図である。

【図2】

本発明において基板上に作製された柱状構造体において、柱状体が周囲を他の

物質に取り囲まれている形態の一例を示す模式図である。

【図3】

本発明における、柱状構造体の作製工程を説明するための模式図である。

【図4】

本発明の実施例において使用した、スパッタリングターゲットの模式図である。

【図5】

実施例で作製された、アルミニウムシリコン混合膜の構造を示す模式図である。

【図6】

本発明において基板上に作製された柱状構造体を有する電極を示す模式図である。

【図7】

本発明における、柱状構造体を有する電極の作製工程を説明するための模式図である。

【図8】

本発明における、柱状構造体を有する電極の2つの作製工程を説明するための模式図である。

【図9】

本発明の実施例において、柱状構造体を有する電極を作用極として利用するための作製工程を説明するための模式図である。

【図10】

本発明の柱状構造体を用いて電気化学的測定を行うための一例を説明するための模式図である。

【符号の説明】

1 1 基板

1 2 柱状形態の第一の成分

1 3 第一の成分と共に晶を形成し得る第二の成分を含む部材

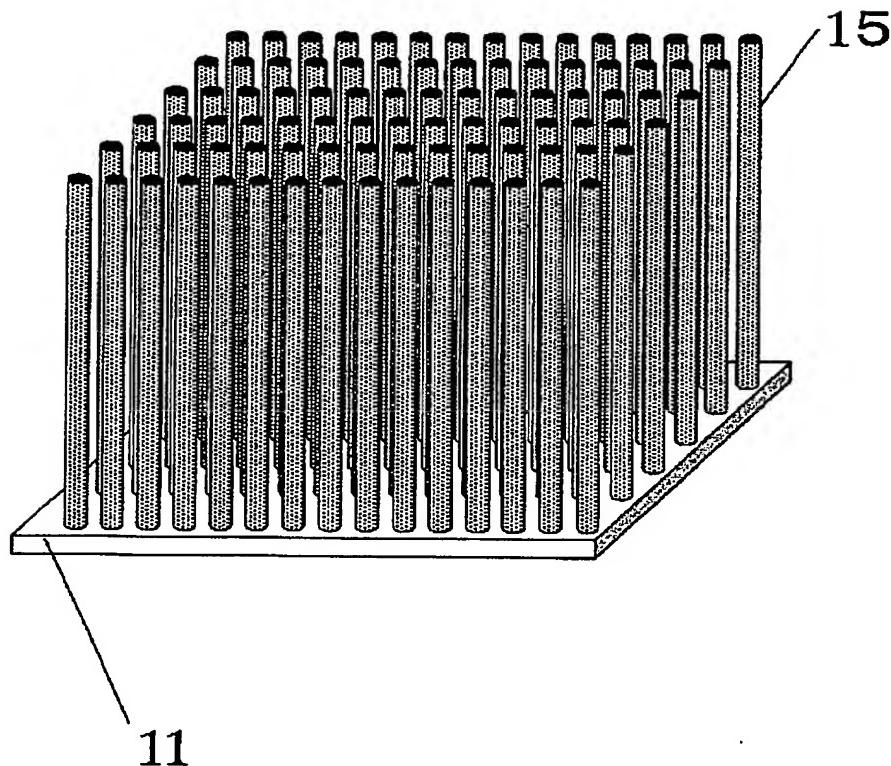
1 4 空孔

- 1 5 空孔内に形成された柱状体
- 1 6 導電性材料
- 4 1 バッキングプレート
- 4 2 アルミニウム
- 4 3 シリコンチップ
- 5 1 柱状アルミニウム
- 5 2 シリコン部材
- 5 3 基板
- 6 1 柱状構造体を有する電極
- 6 2 導電性テープ
- 6 3 カプトンテープ
- 6 4 固定化物質
- 6 5 電極マスク
- 6 6 導通マスク
- 6 7 絶縁物
- 6 8 外部接続コード
- 7 1 参照極
- 7 2 対極
- 7 3 サンプル（作用極）
- 7 4 ビーカー
- 7 5 電解液

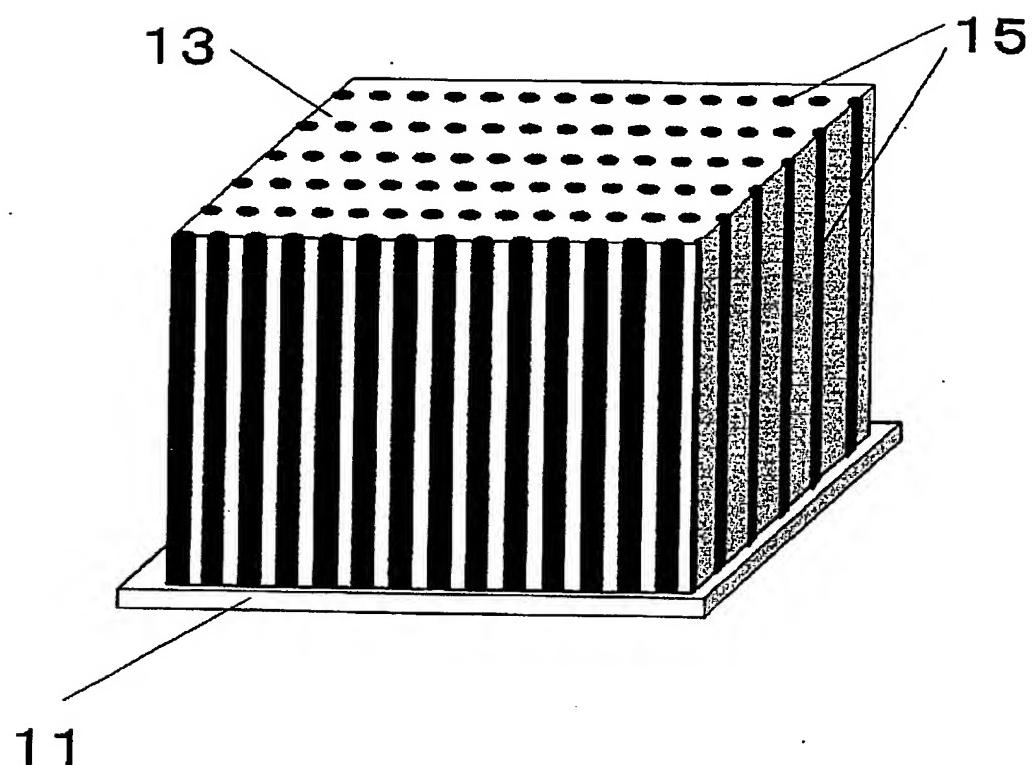
【書類名】

図面

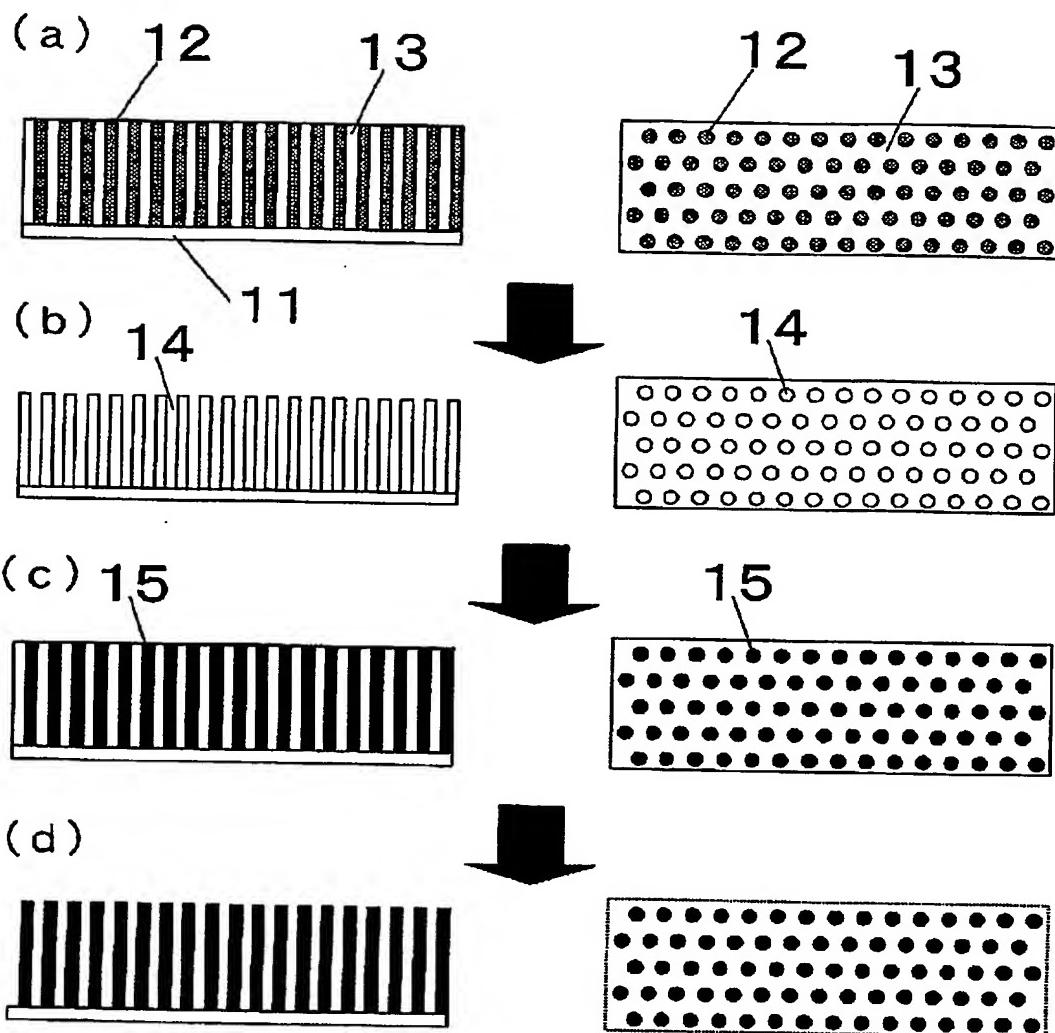
【図1】



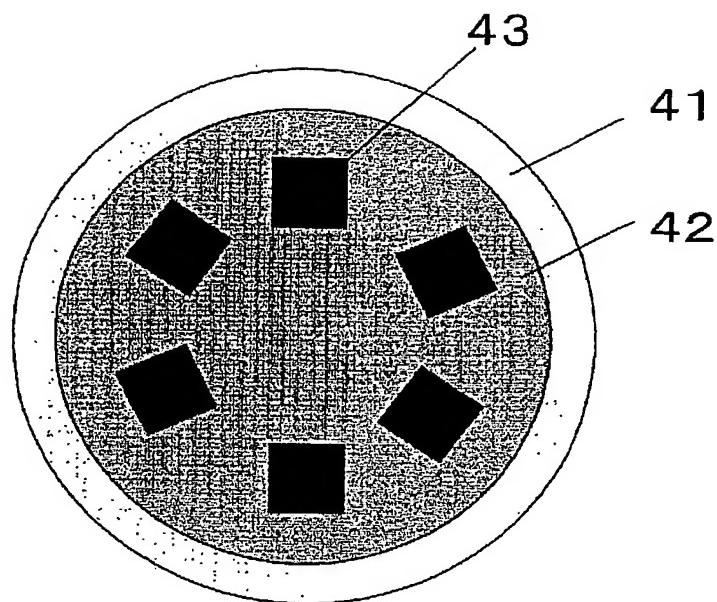
【図2】



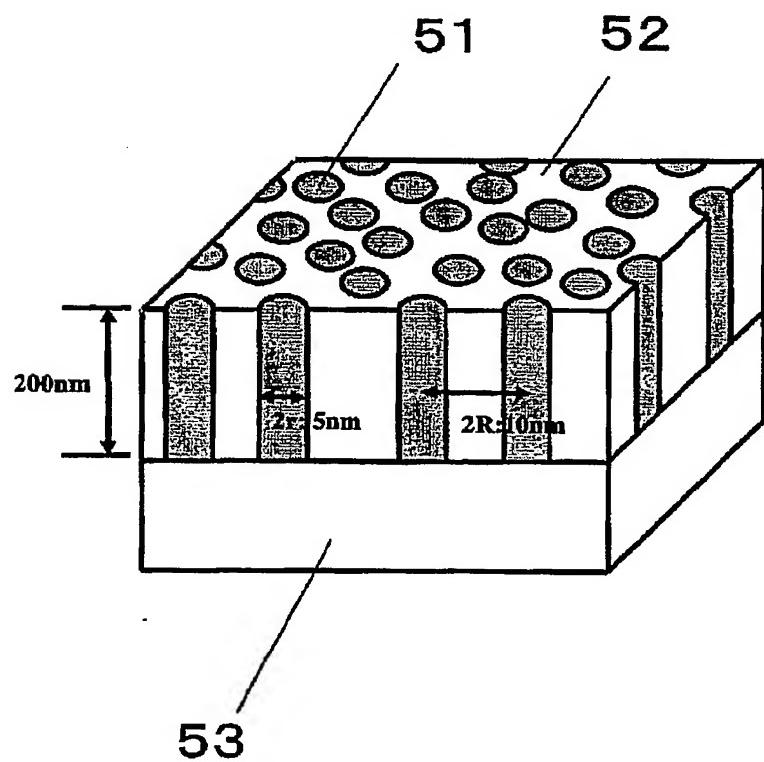
【図3】



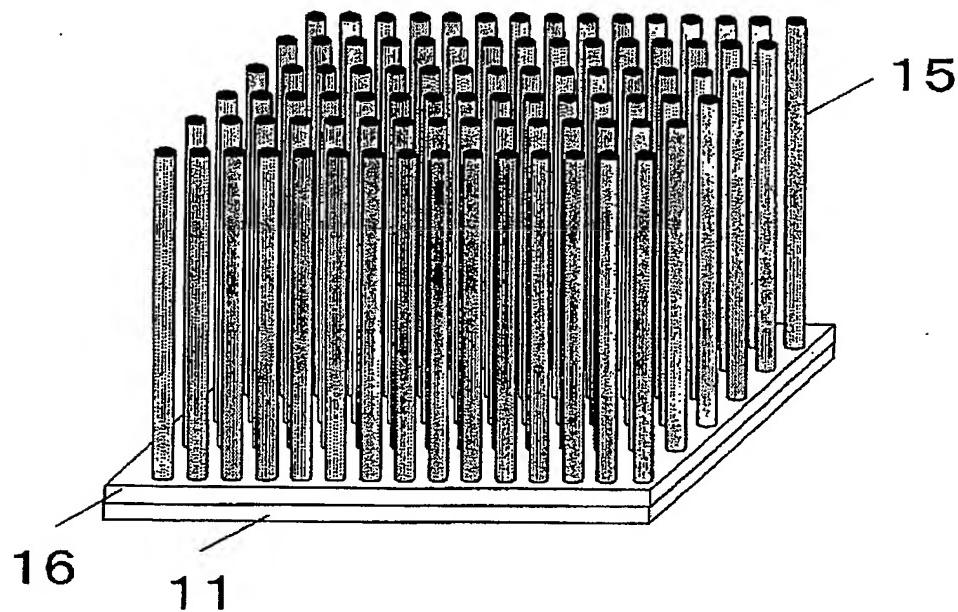
【図4】



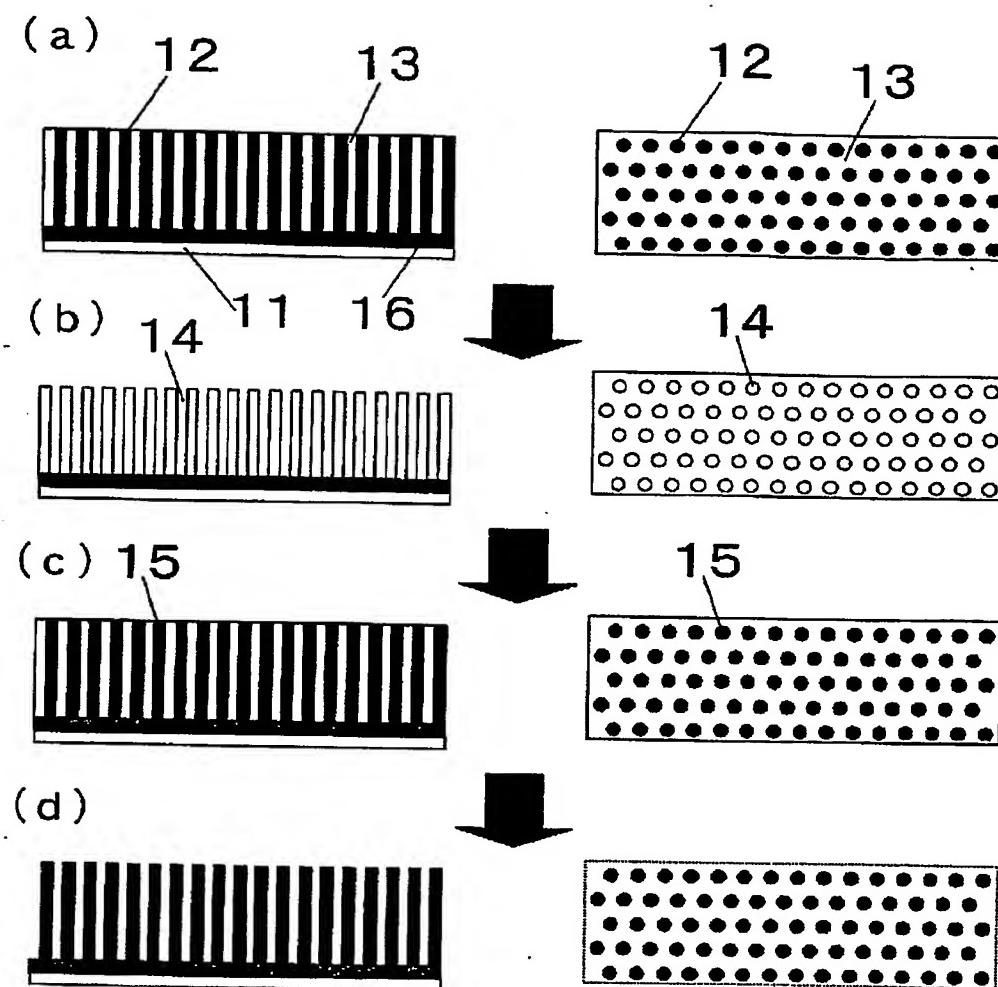
【図5】



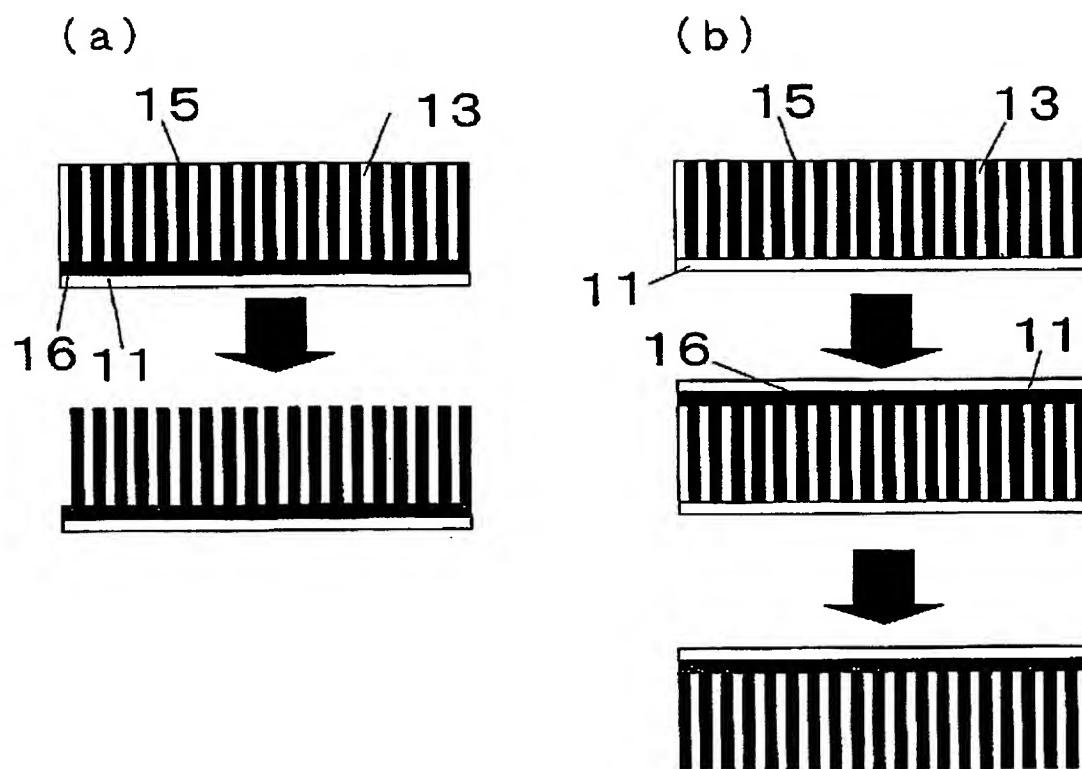
【図6】



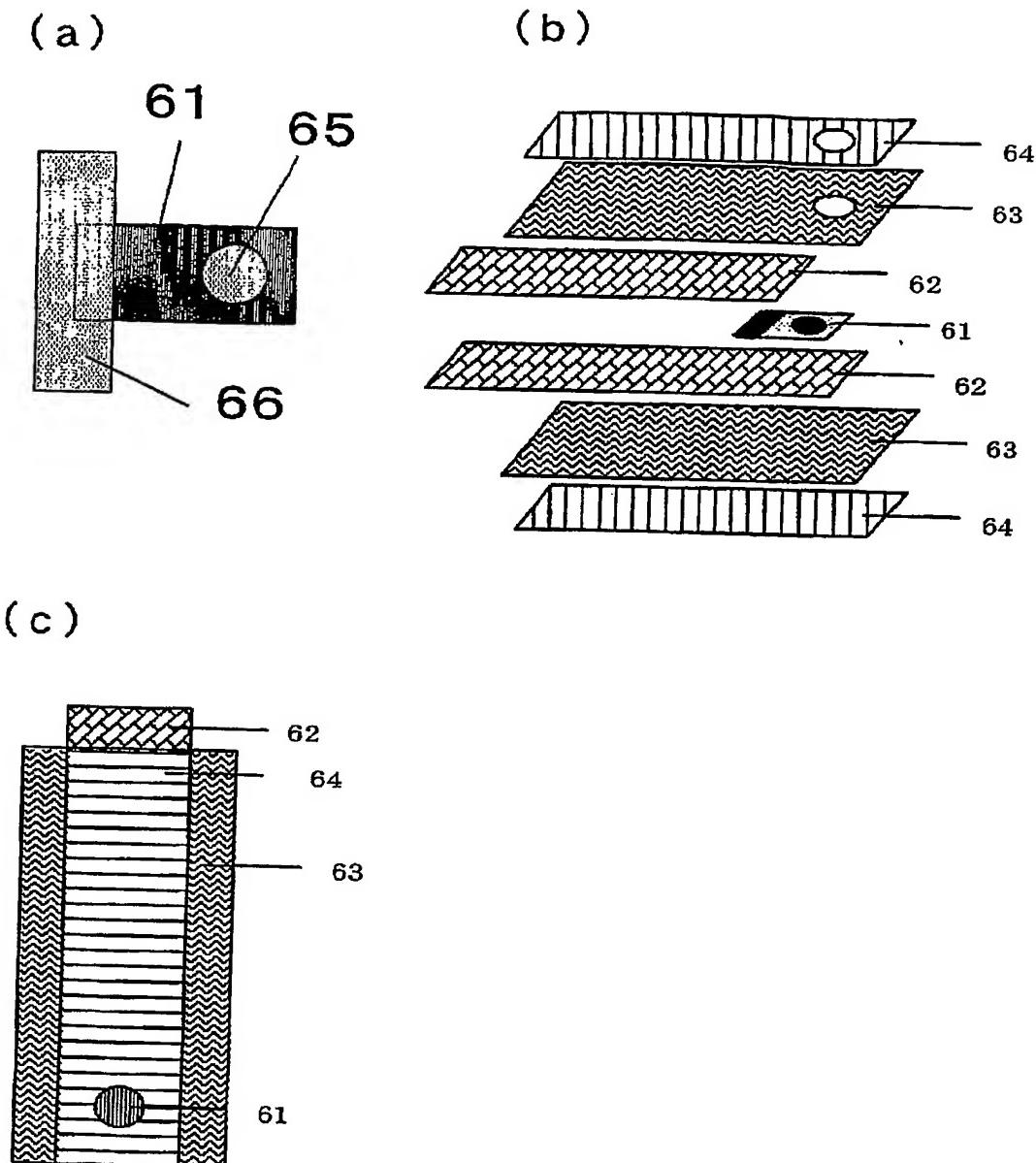
【図7】



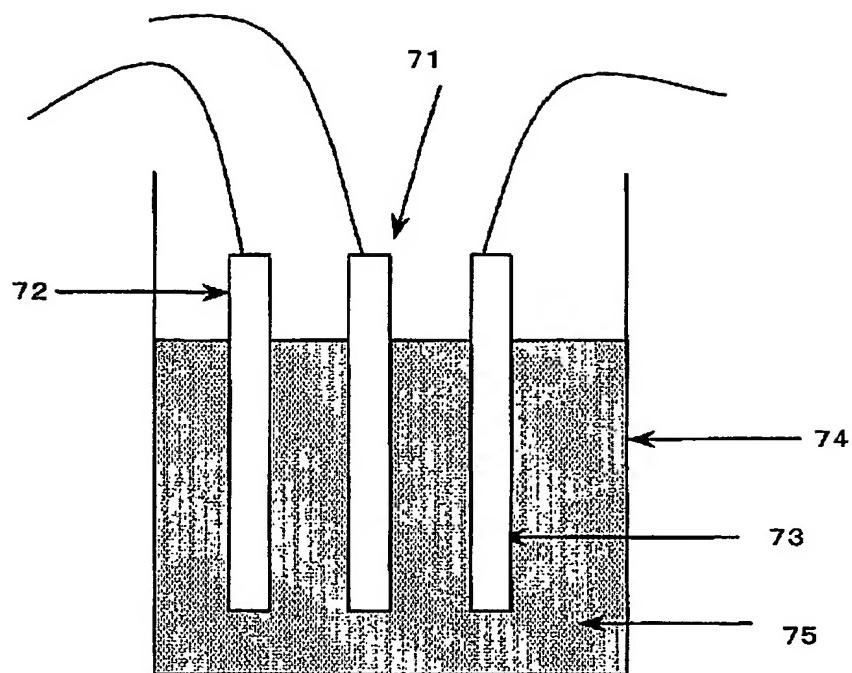
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 所望の材質を有する微細な柱状構造体を得る。

【解決手段】 柱状の孔を有する多孔体の該孔内に充填材料を導入して得られる柱状体15を有する柱状構造体であって、多孔体は、第一の成分を含み構成される柱状物質12が、第一の成分と共に形成し得る第二の成分を含み構成されるマトリクス部材13中に分散している構造体から、該柱状物質を除去して前記柱状の孔14が形成されたものである。柱状構造体のマトリクス部材13は除去されてもよい。柱状構造体は充填材料は導電性材料であり、複数の孔の少なくとも一部の孔内の該導電性材料は導電体と電気的に接続して電極を構成することができる。

【選択図】 図3

特願 2002-363130

出願人履歴情報

識別番号

[000001007]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年 8月30日

新規登録

東京都大田区下丸子3丁目30番2号

キヤノン株式会社